

FFAST 搭載硬X線カメラ用 アナログ回路開発の現状

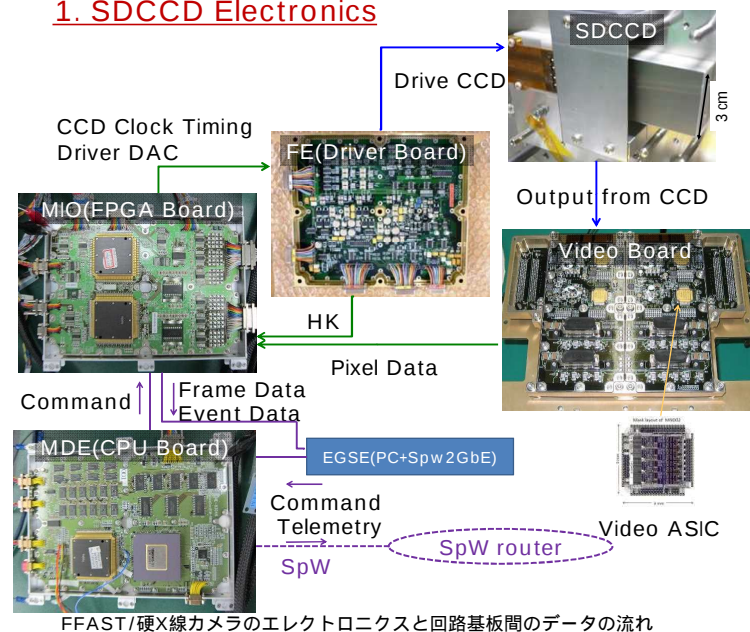
FFAST

nakajima@ess.sci.osaka-u.ac.jp

中嶋大, 薙野綾, 井上翔太, 穴吹直久, 林田清, 常深博, 能町正治 (大阪大学),
尾崎正伸 (ISAS/JAXA), 國枝秀世, 松本浩典, 古澤彰浩 (名古屋大学),
鶴剛, 上田佳宏 (京都大学), 森浩二 (宮崎大学), 伊藤真之 (神戸大学), 他 FFAST WG、

FFAST検出器衛星搭載硬X線カメラの駆動および信号処理用アナログ回路について、その諸元と開発の現状を報告する。SDCCD素子の駆動回路はエンジニアリングモデルを製作し、駆動電圧およびタイミングに対する要求を満たしていることを確認した。CCD出力信号処理用アナログASICは、スクリーニング及び放射線耐性の評価実験が完了し、現在は信号処理用基板への実装を待っている段階である。同じく信号処理用のFPGAに関しては、フライト用ロジックが完成し、若干の修正を経て機能検証及び長期ランニング試験が完了した。駆動回路、信号処理回路のいずれについても、フライトモデル(FM)に使用する部品は既に選定されており、FM移行時に懸念される事項は特定および対策されている。

1. SDCCD Electronics



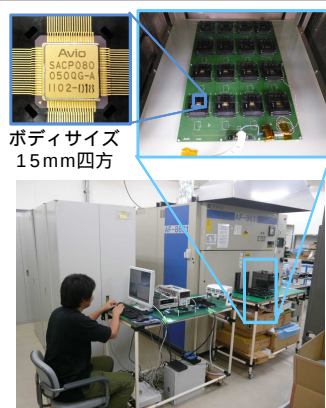
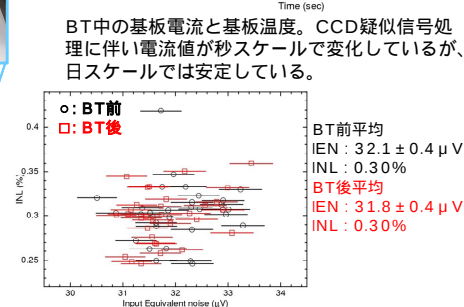
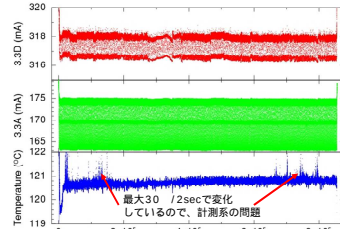
本ポスターでは、FFAST/SDCCD の主に分光性能に直結するアナログエレクトロニクスについて開発の現状を報告する。アナログエレキは、CCD を駆動する Driver Board および CCD から微弱アナログ信号をデジタル変換する Video Board からなる。Driver Board は、MIO Board (穴吹+ P2-27 参照) 上に実装された CCD シーケンサからの制御信号に基づき、CCD の電荷転送に必要な駆動信号を印加すると同時に、CCD およびアナログエレクトロニクスの HK 情報をデジタルエレクトロニクスに送る。Video Board には低雑音信号処理のためのアナログ ASIC を搭載しており、ボード自体が CCD カメラボディに納められる。

2. Video ASIC バーンイン試験(BT)

山梨アビオニクス・福島アビオニクスにてバーンイン試験・QC試験をそれぞれ行った。前者は NASA EEE 部品レベル2 に準拠、後者は JAXA-QTS-2010 の試験項目を一部抜粋したものである。いずれも全数が試験をクリアしたが、一部は ASTRO-H 用 CCD カメラフライトモデルに供された。ここでは特にバーンイン試験(BT)について結果を示す。

バーンイン試験諸元

対象	ASIC FM パッケージ 32 pcs
温度	+115 °C
時間	220 時間
方法	Dynamic Burn-in
入力信号	軌道上で ASIC に入力される信号と同一レベル・同一周波数



宇宙用カスタムパッケージ、バーンイン試験用回路基板および試験を行った恒温槽。

全32素子のBT前後の性能比較。入力等価雑音・積分非線形性ともにBT前後で変化なかった。1素子内の8ADCsの結果を平均している。

3. Video FPGA 長期ランニング試験

Video FPGA は以下の主要な機能を持つ(プログラム機能ブロック図参照)。

- Video ASIC の出力ビットストリーム(155 bits/pixel)を復号化するフィルタ機能(デシメーションフィルタ機能)

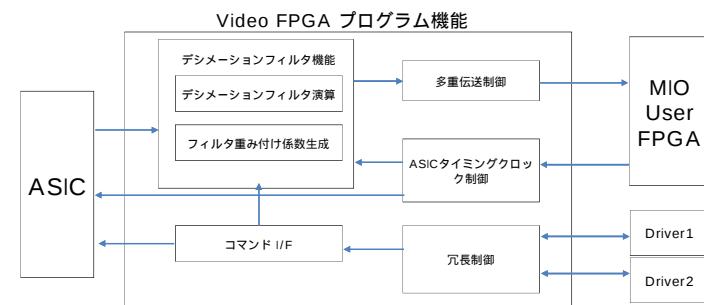
$x(n)$: n-th output
 $w(n)$: filter coeff.
ASIC 出力
00101010010
111010111...

$$\text{decimation filter} \\ \sum_{n=1}^{n=155} (2 \times x(n) - 1) \times w(n) \\ = -w(1) - w(2) + w(3) - w(4) \dots$$

Decimal
PHA

- 複数系統のフィルタ出力をシリアル化して MIO に送出(多重伝送制御)
- MIO から入力される Video ASIC のタイミングクロックを制御
- Driver Board から入力されるコマンドによる、Video ASIC の信号増幅率やオフセット付与量などの制御

以上の機能を検証する一環で長期ランニング試験を大阪大学にて行った。

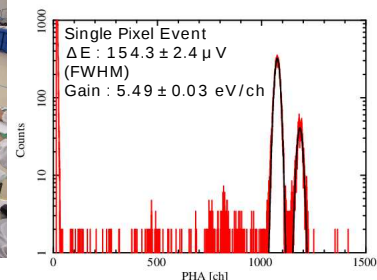
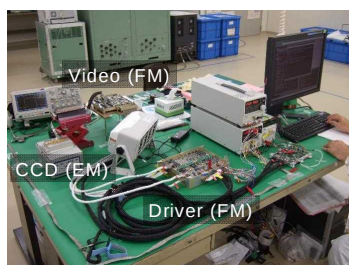


ASIC を模擬する AEsim を用いて、既知のビットストリームを Video FPGA に与えて復号化した波高値を測定しつつ、多重伝送制御に関わる信号タイミングを監視した。ビットストリームパターンは試験中一定ではなく、都合3パターンを試験した。波高値照合は37時間余り、信号タイミング監視については64時間余りに渡り、一切のエラーなく試験終了した。

4. Video/Driver Board FM 基板組立と機能・性能試験

アナログ回路基板のFM組立後機能・性能試験を行った。Video ASIC のオフセット付与機能のために外部から定電圧を与えているが、その定電圧生成回路中のオペアンプ出力を安定化させるために一部受動素子を追加・交換した。

その後Video/Driver FM を ASTRO-H 用 CCD EM 素子とかみ合わせ、 ^{55}Fe のX線を照射して分光性能を測定した。単一ピクセルイベントで154eV(FWHM)@6keV、読み出し雑音 10 e- rms と、要求値を満たす性能を確認出来ている。



5. 今後の予定

アナログ回路基板に関連する2014年度の主な試験項目

- Video/Driver Board と SD-CCD のかみ合わせ試験
- Driver Board FM によるヒータ制御試験
- 電荷注入による放射線損傷補償機能の実証

This document is provided by JAXA.